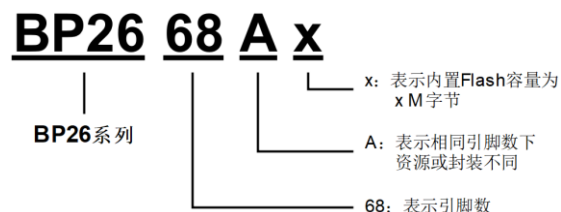


BP2668Ax 数据手册

高性能双核无线音频 DSP 处理器



版本

日期	版本	描述
2025 / 10	V0.1	预览版
2025 / 11	V0.2	修改各章节描述细节；增加结构示意图、数字电源参数、音频指标数据等
2026 / 1	V0.3	修正 GPIO 复用表错误；增加模拟外设 SAR-ADC 等描述

目录

1. 概述	1
2. 结构示意图	4
3. 引脚定义	5
4. 引脚描述	6
4.1. GPIO 属性	9
5. 主要电气特性	10
5.1. 使用条件	10
5.2. 电源参数	10
5.2.1. 数字 3.3V 电源	10
6. 音频模块和特性	11
6.1. 模拟音频	11
6.1.1. Audio ADC	11
6.1.2. Audio DAC	12
6.2. 数字音频	13
6.2.1. I2S / TDM	13
6.2.2. S/PDIF	14
6.2.3. DSD	15
6.2.4. 数字音频时钟 MCLK	15
7. 外设和特性	16
7.1. 数字外设	16
7.1.1. USB	16
7.1.2. SDIO	16
7.1.3. UART	17
7.1.4. SPI Master	18
7.1.5. SPI Slave	18
7.1.6. I2C	19
7.1.7. CAN	19
7.1.8. DVP	20
7.2. 模拟外设	20
7.2.1. SAR-ADC	20
8. 运行频率和功耗	22
8.1. 典型模式下的功耗	22
9. 封装尺寸	23
10. 存储和焊接	24
11. 声明	25
12. 技术支持	26

图

图 1. 芯片结构示意图	4
图 2. 芯片引脚定义	5
图 3. 封装形式和尺寸	23

表

表 1. 芯片引脚说明	6
表 2. GPIO 类型说明	9
表 3. 芯片推荐使用条件	10
表 4. 数字 IO 直流特性	10
表 5. 数字 IO 驱动力和上下拉特性	10
表 6. Audio ADC（复用在 GPIO 上的 AUX 通道）性能 @ 48kHz	11
表 7. Audio ADC（MIC 单端输入）性能 @ 48kHz	12
表 8. Audio ADC（MIC 差分输入）性能 @ 48kHz	12
表 9. Audio DAC 单端输出性能 @ 48kHz	13
表 10. Audio DAC 差分输出性能 @ 48kHz	13
表 11. 典型模式下的功耗	22

1. 概述

BP2668Ax 是一款面向智能音频应用的高性能音频 SoC 芯片。采用 32 位 RISC 双核架构，集成 FPU、FFT 和 AI 加速器，支持 SIMD 和 DSP 指令，具备强大的计算能力与低功耗特性。集成 4 路 32 位 Audio ADC 和 4 路 Audio DAC，支持高保真音频输入输出。集成蓝牙 6.0 和 2.4GHz 无线音频模块，以及 USB2.0 高速控制器等多种外设接口。同时，芯片支持丰富的音效处理算法，如专业卡拉 OK 算法、回声消除、人声激励等，配合完善的软件开发工具链，可大幅缩短产品开发周期。适用于蓝牙 / Wi-Fi 智能音箱、Soundbar、车载音频、直播录音设备、AI 智能音频等多种音频终端。

内核和存储

- 高性能 32 位 RISC 双核，支持 SIMD 和 DSP 指令，集成 FPU 浮点运算单元
- 集成 FFT 加速器：最大支持 1024 点复数或者 2048 点的实数的 FFT / IFFT 运算
- 支持指令本地存储器 ILM
- 集成 I-Cache 和 D-Cache，支持 XIP 运行
- 集成 640KB SRAM
- 内置 flash 存储器，用于代码存储及数据读写
- 内置一次性烧录存储器
- 集成 SDP (Serial Debug Port) 调试口，具备断点和代码追踪能力
- 核 1 / 2 支持 32 个中断向量和 4 层中断优先级

神经网络 AI 加速器

- 支持矢量运算加速，如：u8 x u8，u8 x int8 和 int8 x int8 等
- 支持 AI 降噪、防啸叫、原音消除、语音识别等端侧小模型

音频

- 4 路 32bit Audio ADC， $SNR \geq 105dB$ ，采样率范围：8kHz ~ 384kHz
- 支持 2 路模拟麦克风，单端或差分输入，带 AGC 功能
- 支持模拟立体声线路输入，可配置到两组不同引脚
- 集成 2 组数字麦克风 (DMIC) PDM 接口

- 4 路 32bit Audio DAC， $SNR \geq 120dB$ ，采样率范围：8kHz ~ 384kHz。2 路支持单端或差分输出，另 2 路支持单端输出
- 支持直驱 16Ω 或 32Ω 耳机
- 2 个全双工 I2S，采样率 8kHz ~ 384kHz，最大有效位宽 32 bit，支持数据线扩展，可配置为 1 线、2 线或 4 线数据 IO 模式。I2S 模块还支持 TDM 协议，可配置为 1 线或 2 线数据 IO 模式，支持多达 32 通道音频流的输入输出
- 2 个 S/PDIF 协议模块，支持接收和发送 (双工)，支持 HDMI ARC 音频
- 支持 DSD Native 接口，速率范围：DSD64 ~ DSD512
- 3 路立体声转采样 SRC 模块，FSI: 8kHz ~ 384kHz，FSO: 8kHz ~ 384kHz

蓝牙

- 双模蓝牙 V6.0，支持蓝牙 BR，EDR 和 BLE
- 支持 BLE Audio，包括 CIS 和 BIS
- 支持蓝牙 Piconet 和 Scatternet 组网协议
- 最大发射功率 13dBm，支持 class 1 / 2 / 3
- 接收灵敏度 (典型值)
 - DH1: -92dBm
 - 2DH5: -92dBm
 - BLE 1M: -97dBm
 - BLE 2M: -93dBm
- 支持 A2DP / AVRCP / HFP / HSP / OPP / HID / SPP / PBAP / GATT / SM 等协议

- 支持 PLC (Package Loss Concealment)

2.4GHz 无线音频

- 采用 GFSK / DQPSK 制式双向链路通信
- 支持 1M / 2M 速率
- 支持高保真低延时无线音频传输，延时低至 5ms 以内

电源、时钟等

- 支持单电源供电，DC 3.0V ~ 5.5V @ VIN
- 内置多组 DCDC 和 LDO
- 内置 RC 16MHz 时钟源和多 PLL 锁相环时钟源
- 支持 24MHz 晶体主时钟
- 4 个基本定时器 (TIM1 ~ TIM4)
- 6 个通用定时器 (TIM5 ~ TIM10)，带 PWM 和 PWC 功能
- 支持 RTC 模式 (接 32.768kHz 晶体)
- 内置 POR (Power on Reset)，LVD (低电压检测) 和 Watchdog
- 多种低功耗模式：
 - CPU 降频
 - 系统降频
 - 休眠
 - Powerdown

外设

- 多达 37 个 GPIO。根据不同 IO 属性，可配置为外部中断输入、唤醒源。亦可配置上拉、下拉、高阻、下拉电流源等功能
- 1 个 USB 2.0 全速 (OTG) 控制器，支持 8 个端点，内置 PHY
- 1 个 USB 2.0 高速 (OTG) 控制器，支持 12 个端点，内置 PHY
- 1 个 SDIO 主机接口 @ max.30M，支持 1-bit 和 4-bit 传输模式
- 3 个全双工 UART @ max.3Mbps，UART0 和 UART1 可配置流控
- 1 个 SPI Master 接口 @ max.30M，支持标准单线及可选的四线 (Quad) 模式

- 2 个 SPI Slave 接口 @ max.30M
- 2 个 I2C 主从控制器 @ max.400Kbps，从模式下支持 DMA 传输
- 2 个 CAN 总线接口，支持 CAN 2.0A / B
- 1 个 DVP 摄像头接口，PCLK @ max.72M
- 1 个 LED 点阵屏扫描控制器
- 1 个 12-bit SAR-ADC (逐次逼近型 ADC) @ max. 450K 采样率，可分配 29 个外部 IO 通道
- 可配置最多 9 个 IO 组成矩阵按键，支持多达 36 个按键的硬件自动扫描
- 1 个 IR 接口，支持 NEC 或者 SONY 格式

DMA

- 多达 24 路 DMA 通道
- 独特的内存与 IO 间自动发射和捕获机制 (简称 DMA-GPIO)，可模拟多种通讯和控制时序

软件开发支持

- 超过 60 种 DSP 算法和编解码支持：
 - 解码：MP3, WMA 等典型格式, 以及 APE, FLAC, AAC 等无损格式
 - 编码：MP2, MP3, IMA-ADPCM 等
 - 丰富的人声和卡拉 OK 音效算法：
 - ◆ 回声
 - ◆ Reverb (Pro. / Plate 版)
 - ◆ Professional Voice Changer 支持 ‘电音 / 变调 / 变声’
 - ◆ 人声消除
 - ◆ 人声激励
 - ◆ 移频 (防啸叫)
 - ◆ 啸叫侦测及抑制 等
 - 丰富的音乐及综合音效算法：
 - ◆ 3D 环绕
 - ◆ 虚拟低音
 - ◆ 参量均衡器 (EQ)
 - ◆ 动态范围压缩 (DRC)
 - ◆ 回声消除 (AEC)
 - ◆ 噪声抑制
 - ◆ 通用乐器音效 等

- 支持 24 位高精度 DSP 音效处理
- 基于 Eclipse 的 IDE 和 GCC 编译器
- 支持 FreeRTOS
- 全 C 编程，配套 SDK（软件开发套件）方便高效的二次开发
- 图形化音效设计和在线调音工具

固件烧录和保护

- 支持调试器、专用烧录器或 Flash Burner Lite 烧录 Flash
- 支持 32bit 用户密钥对固件加密
- 芯片 64-bit unique ID

ESD

- 抗 ESD 能力为 HBM 2KV

封装和工作温度

- QFN68（8mm x 8mm）
- 环境工作温度：-40℃到 85℃

应用领域

- 蓝牙音响、Wi-Fi 音响
- Soundbar、Party 箱
- 卡拉 OK 系统和音响
- 游戏和书架音响
- 乐器效果器和乐器音箱
- 直播和录播音频系统
- 无线麦克风和传输系统
- 车载音频系统
- 音频 DSP 和 AI 应用系统等

2. 结构示意图

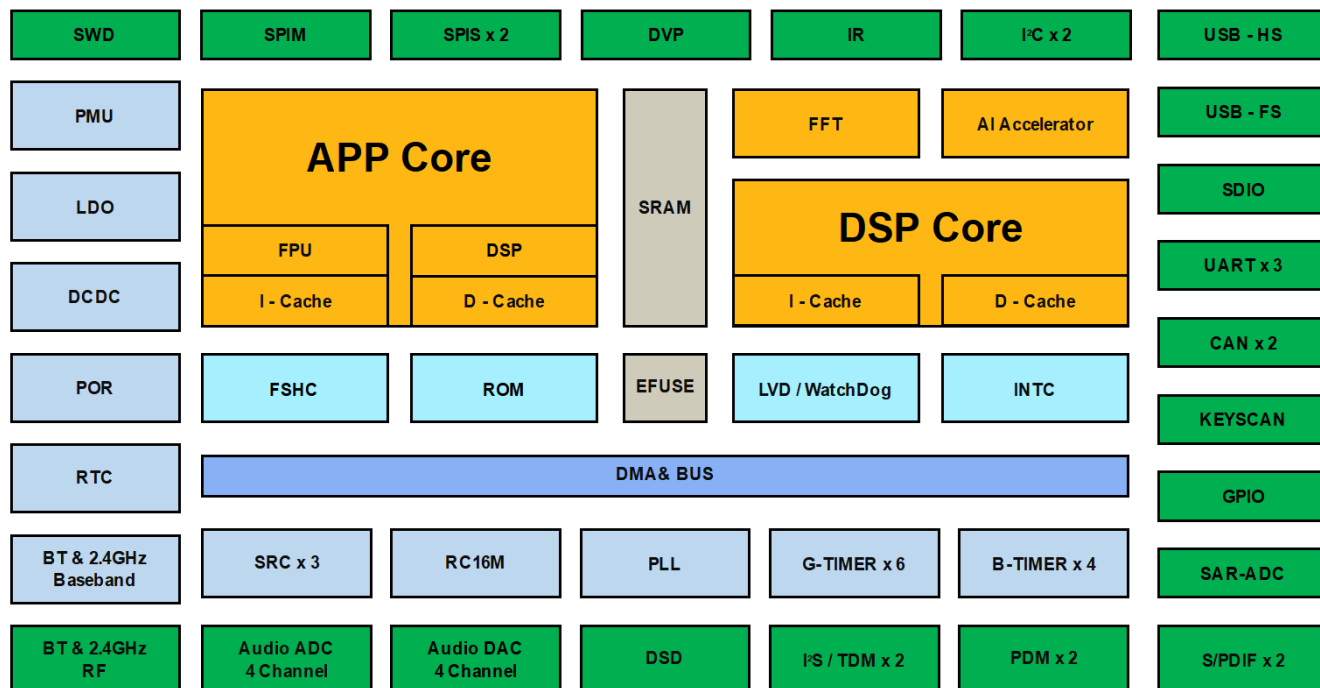


图 1. 芯片结构示意图

3. 引脚定义

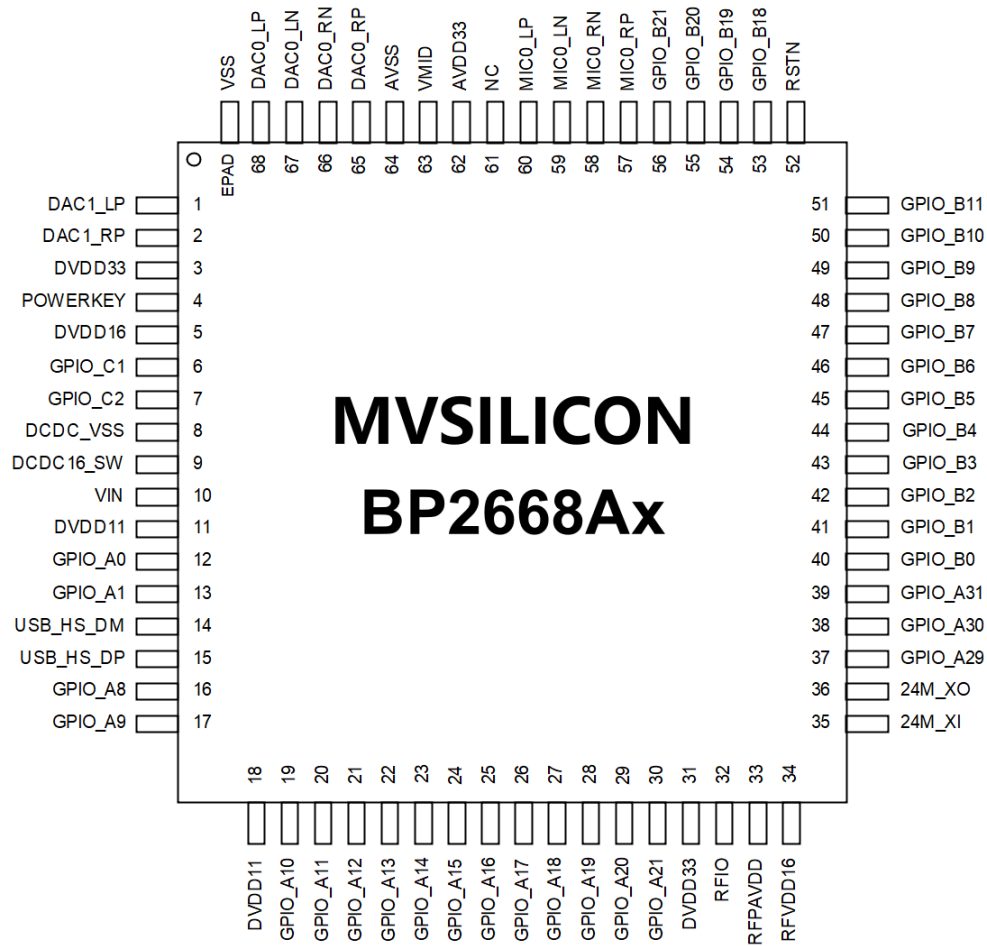


图 2. 芯片引脚定义

4. 引脚描述

表 1. 芯片引脚说明

管脚	名称	类型	功能和复用关系说明
1	DAC1_LP	AO	Audio DAC1 的 L 通道单端输出
2	DAC1_RP	AO	Audio DAC1 的 R 通道单端输出
3	DVDD33	PWR	数字 3.3V 电源输出，需外接滤波电容
4	POWERKEY	I	可配置的电源控制脚，兼具 ADC 功能
5	DVDD16	PWR	数字 1.6V 电源输出，需外接滤波电容
6	GPIO_C1	I/O	可配置为 32.768K 晶体的 XI
7	GPIO_C2	I/O	可配置为 32.768K 晶体的 XO
8	DCDC_VSS	GND	内置 DCDC 的接地脚，连接到数字地
9	DCDC16_SW	PWR	内置 1.6V DCDC 的 SW 脚，外接功率电感
10	VIN	PWR	芯片总电源输入
11	DVDD11	PWR	内核 1.1V 电源输出，需外接滤波电容
12	GPIO_A0	I/O	AD2 / UART0_RXD / UART0_TXD / I2C0_SDA / CAN0_TXD / TIM5_PWM / DVP_HSYNC / SW1_CLK / CLK0_OUT / RF_TXEN
13	GPIO_A1	I/O	AD2 / UART0_TXD / I2C0_SCL / CAN0_RXD / TIM6_PWM / DVP_VSYNC / SW1_DAT / CLK1_OUT / IR_IN / RF_RXEN
14	USB_HS_DM	I/O	USB 2.0 High Speed DM
15	USB_HS_DP	I/O	USB 2.0 High Speed DP
16	GPIO_A8	I/O	USB_FS_DM / UART2_RXD / UART0_TXD / UART0_RXD / TIM7_PWM0
17	GPIO_A9	I/O	USB_FS_DP / UART2_TXD / UART0_TXD / TIM8_PWM0
18	DVDD11	PWR	内核 1.1V 电源输出，需外接滤波电容
19	GPIO_A10	I/O	AD2 / SD_DAT0 / SPIM1_IO0 / SPIS0_MOSI / I2S1_BCLK / DSD_DCLK / UART0_RXD / UART0_TXD / I2C1_SDA / KEYSKAN0 / TIM9_PWM / LEDC_CLK / DVP_PCLK / ANTSEL0 / RF_TXEN
20	GPIO_A11	I/O	AD2 / SD_CLK / SPIM1_CLK / SPIS0_CLK / I2S1_LRCK / DSD_R / UART0_TXD / I2C1_SCL / KEYSKAN1 / TIM10_PWM / LEDC_OUT0 / DVP_WCLK / ANTSEL1 / RF_RXEN
21	GPIO_A12	I/O	AD2 / SD_CMD / SPIM1_IO1 / SPIS0_MISO / I2S1_DO0 / I2S1_DI0 / UART0_CTS / UART0_TXD / KEYSKAN2 / TIM5_PWM / LEDC_OUT1 / DVP_DAT[0] / ANTSEL2
22	GPIO_A13	I/O	AD2 / SD_DAT1 / SPIM1_CS / SPIS0_CS / I2S1_DO1 / I2S1_DI1 / I2S1_DI0 / DSD_L / UART0_RTS / UART0_TXD / KEYSKAN3 / TIM6_PWM / LEDC_OUT2 / DVP_DAT[1] / CLK0_OUT / IR_IN
23	GPIO_A14	I/O	AD2 / SD_DAT2 / SPIM1_IO2 / I2S1_DO2 / I2S1_DI2 / I2S1_DI0 / MCLK0_OUT / MCLK0_IN / UART1_RXD / UART0_TXD / I2C0_SDA / CAN1_TXD / KEYSKAN4 / TIM7_PWM0 / LEDC_OUT3 / DVP_DAT[2]



管脚	名称	类型	功能和复用关系说明
24	GPIO_A15	I/O	AD2 / SD_DAT3 / SPIM1_IO3 / I2S1_DO3 / I2S1_DI3 / I2S1_DI1 / UART1_TXD / UART0_TXD / I2C0_SCL / CAN1_RXD / KEYSCAN5 / TIM8_PWM0 / TIM7_PWM1 / LEDC_OUT4 / DVP_DAT[3]
25	GPIO_A16	I/O	AD3 / I2S1_DI0 / I2S2_BCLK / I2S1_BCLK / UART1_CTS / UART0_TXD / CAN0_TXD / KEYSCAN6 / TIM9_PWM / TIM7_PWM2 / LEDC_OUT5 / DVP_DAT[4] / CLK0_OUT / RF_TXEN
26	GPIO_A17	I/O	AD3 / I2S1_DI1 / I2S2_LRCK / I2S1_LRCK / UART1_RTS / UART0_TXD / CAN0_RXD / KEYSCAN7 / TIM10_PWM / TIM7_PWM3 / LEDC_OUT6 / DVP_DAT[5] / RF_RXEN
27	GPIO_A18	I/O	AD3 / I2S1_DI2 / I2S2_DO0 / I2S2_DI0 / UART2_RXD / UART0_TXD / I2C1_SDA / KEYSCAN8 / TIM5_PWM / TIM8_PWM3 / LEDC_OUT7 / DVP_DAT[6]
28	GPIO_A19	I/O	AD3 / I2S1_DI3 / I2S2_DO1 / I2S2_DI1 / I2S2_DI0 / UART2_TXD / UART0_TXD / I2C1_SCL / TIM6_PWM / TIM8_PWM2 / DVP_DAT[7]
29	GPIO_A20	I/O	AD3 / MCLK1_OUT / MCLK1_IN / I2S2_DO2 / I2S2_DI2 / I2S2_DI0 / UART0_RXD / UART0_TXD / CAN1_TXD / TIM7_PWM0 / TIM8_PWM1 / DVP_VSYNC
30	GPIO_A21	I/O	AD3 / I2S2_DO3 / I2S2_DI3 / I2S2_DI1 / UART0_TXD / CAN1_RXD / TIM8_PWM0 / DVP_HSYNC
31	DVDD33	PWR	数字 3.3V 电源输出, 需外接滤波电容
32	RFIO	AIO	RF 天线接口
33	RFPAVDD	PWR	RF PA 电源输入
34	RFVDD16	PWR	射频 1.6V 电源输出, 需外接滤波电容
35	24M_XI	I	24M 晶体 XI
36	24M_XO	O	24M 晶体 XO
37	GPIO_A29	I/O	AD0 / UART2_TXD / UART0_TXD / TIM10_PWM / CLK0_OUT
38	GPIO_A30	I/O	AD0 / UART0_RXD / UART0_TXD / I2C0_SDA / TIM5_PWM
39	GPIO_A31	I/O	AD1 / UART0_TXD / I2C0_SCL / TIM6_PWM
40	GPIO_B0	I/O	SPDIF0_AI / SD_DAT0 / SPIM1_IO0 / SPIS1_MOSI / I2S2_BCLK / I2S1_BCLK / DSD_DCLK / UART0_CTS / UART0_TXD / CAN0_TXD / SPDIF0_DI / SPDIF0_DO / DMIC0_DAT / TIM7_PWM0 / ANTSEL0 / RF_TXEN
41	GPIO_B1	I/O	SPDIF0_AI / SD_CLK / SPIM1_CLK / SPIS1_CLK / I2S2_LRCK / I2S1_LRCK / DSD_R / UART0_RTS / UART0_TXD / CAN0_RXD / SPDIF1_DI / SPDIF1_DO / DMIC0_CLK / TIM8_PWM0 / ANTSEL1 / RF_RXEN
42	GPIO_B2	I/O	SPDIF0_AI / SD_CMD / SPIM1_IO1 / SPIS1_MISO / I2S2_DO0 / I2S2_DI0 / UART1_RXD / UART0_TXD / I2C1_SDA / SPDIF0_DI / SPDIF0_DO / DMIC1_DAT / TIM9_PWM / ANTSEL2
43	GPIO_B3	I/O	SPDIF0_AI / SD_DAT1 / SPIM1_CS / SPIS1_CS / I2S2_DO1 / I2S2_DI1 / I2S2_DI0 / DSD_L / UART1_TXD / UART0_TXD / I2C1_SCL / SPDIF1_DI / SPDIF1_DO / DMIC1_CLK / TIM10_PWM / CLK0_OUT / IR_IN



管脚	名称	类型	功能和复用关系说明
44	GPIO_B4	I/O	AD0 / SD_DAT2 / SPIM1_IO2 / I2S2_DO2 / I2S2_DI2 / I2S2_DI0 / MCLK1_OUT / MCLK1_IN / UART1_CTS / UART0_TXD / CAN1_TXD / TIM5_PWM
45	GPIO_B5	I/O	AD0 / SD_DAT3 / SPIM1_IO3 / I2S2_DO3 / I2S2_DI3 / I2S2_DI1 / UART1_RTS / UART0_TXD / CAN1_RXD / TIM6_PWM
46	GPIO_B6	I/O	AD0 / I2S2_DI0 / I2S1_BCLK / DSD_DCLK / UART2_RXD / UART0_TXD / I2C0_SDA / TIM7_PWM0
47	GPIO_B7	I/O	AD0 / I2S2_DI1 / I2S1_LRCLK / DSD_R / UART2_TXD / UART0_TXD / I2C0_SCL / TIM8_PWM0 / TIM7_PWM1
48	GPIO_B8	I/O	AD0 / I2S2_DI2 / I2S1_DO0 / I2S1_DI0 / UART0_RXD / UART0_TXD / TIM9_PWM / TIM7_PWM2
49	GPIO_B9	I/O	AD0 / I2S2_DI3 / I2S1_DO1 / I2S1_DI1 / I2S1_DI0 / DSD_L / UART0_TXD / TIM10_PWM / TIM7_PWM3
50	GPIO_B10	I/O	AD0 / MCLK1_OUT / MCLK1_IN / I2S1_DO2 / I2S1_DI2 / I2S1_DI0 / UART0_CTS / UART0_TXD / I2C1_SDA / TIM5_PWM
51	GPIO_B11	I/O	AD0 / I2S1_DO3 / I2S1_DI3 / I2S1_DI1 / UART0_RTS / UART0_TXD / I2C1_SCL / TIM6_PWM
52	RSTN	I	复位脚
53	GPIO_B18	I/O	AUX1_L / AD0 / UART0_RXD / UART0_TXD / I2C1_SDA / DMIC0_DAT / DMIC1_DAT / TIM7_PWM0 / RF_TXEN
54	GPIO_B19	I/O	AUX1_R / AD0 / UART0_TXD / I2C1_SCL / DMIC0_CLK / DMIC1_CLK / TIM8_PWM0 / CLK0_OUT / IR_IN / RF_RXEN
55	GPIO_B20	I/O	AUX0_L / AD0 / UART2_RXD / UART0_TXD / DMIC1_DAT / DMIC0_DAT / TIM9_PWM / SW0_CLK
56	GPIO_B21	I/O	AUX0_R / UART2_TXD / UART0_TXD / DMIC1_CLK / DMIC0_CLK / TIM10_PWM / SW0_D
57	MIC0_RP	AI	可进入 Audio ADC0 R 通道的差分输入 P 端或单端输入
58	MIC0_RN	AI	可进入 Audio ADC0 R 通道的差分输入 N 端
59	MIC0_LN	AI	可进入 Audio ADC0 L 通道的差分输入 N 端
60	MIC0_LP	AI	可进入 Audio ADC0 L 通道的差分输入 P 端或单端输入
61	NC		
62	AVDD33	PWR	模拟 3.3V 电源输出, 需外接滤波电容
63	VMID	AO	音频模块内部电压基准输出, 需外接滤波电容
64	AVSS	GND	模拟地
65	DAC0_RP	AO	Audio DAC0 R 通道的差分 P 端输出或单端输出
66	DAC0_RN	AO	Audio DAC0 R 通道的差分 N 端输出
67	DAC0_LN	AO	Audio DAC0 L 通道的差分 N 端输出
68	DAC0_LP	AO	Audio DAC0 L 通道的差分 P 端输出或单端输出
Epad	VSS	GND	射频和数字地

说明:

- 1) 引脚类型：
I: 数字输入；O: 数字输出；AI: 模拟输入；AO: 模拟输出；I/O: 数字输入或输出；
PWR: 电源；GND: 地。
- 2) GPIO 按 A, B, C 分为 3 组，其中 A 组 19 个，B 组 16 个，C 组 2 个。
- 3) 芯片采用 CMOS 工艺，建议对没有和其他器件连接的 GPIO 引脚做内部上拉或者下拉的配置，以免因电荷积累而导致该 IO 产生电流消耗。
- 4) 不使用 POWERKEY 功能时，请保持 POWERKEY 管脚悬空，禁止将 POWERKEY 短接 GND 或者 VIN 电源。

4.1. GPIO 属性

GPIO 按照 IO 的设计属性，分为 4 种类型，如下表：

表 2. GPIO 类型说明

类别	对应 I/O	描述
普通 IO	GPIO_A0, GPIO_A1, GPIO_A8, GPIO_A9, GPIO_A10, GPIO_A11, GPIO_A12, GPIO_A13, GPIO_A14, GPIO_A15, GPIO_A16, GPIO_A17, GPIO_A18, GPIO_A19, GPIO_A20, GPIO_A21	可配置输出能力； 可配置上拉、下拉、高阻、下拉电流源
防倒灌 IO	GPIO_B0, GPIO_B1, GPIO_B2, GPIO_B3, GPIO_B4, GPIO_B5, GPIO_B6, GPIO_B7, GPIO_B8, GPIO_B9, GPIO_B10, GPIO_B11, GPIO_B18, GPIO_B19, GPIO_B20, GPIO_B21	在普通 IO 基础上： 增加 IO 防倒灌能力，即在芯片掉电情况下，不会通过该 IO 灌入电流
高压防倒灌 IO	GPIO_A29, GPIO_A30, GPIO_A31	在防倒灌 IO 基础上： 增加可承受最高 5V 电压信号的能力
开漏 IO	GPIO_C1, GPIO_C2	相较普通 IO：取消了上拉和下拉电流源，增加 OD（Open Drain）开漏输出能力

- 1) 所有 GPIO 上电默认状态为：浮空、高阻。
- 2) GPIO 在芯片复位期间及之后的表现，分为两种情况：
 - a) 上电复位（POR），将使 GPIO 取消其它复用功能，恢复为浮空、高阻状态。
 - b) 看门狗（watchdog）复位或者软件系统复位，可以通过寄存器设置让 GPIO 保持复位前的配置，如复用关系、输入输出和上下拉状态等；也可以表现与 a) 一致。

5. 主要电气特性

5.1. 使用条件

表 3. 芯片推荐使用条件

参数	标识	最小	典型	最大	单位
环境工作温度		-40		85	℃
芯片电源输入范围	VIN	3.0		5.5	V
模拟 3.3 伏电源域	AVDD33		3.3		V
数字 3.3 伏电源域	DVDD33		3.3		V
数字 1.6 伏电源域	DVDD16		1.6		V
内核电压	DVDD11		1.1		V
音频偏置电压	VMID		1.54		V

表 4. 数字 IO 直流特性

符号	含义	最小	典型	最大	单位	测试条件
VIH	输入高电平	2.2		3.6	V	数字电源 3.3V
VIL	输入低电平	-0.3		1.0	V	数字电源 3.3V
IL	输入漏电流	-10		10	μA	
VOH	输出高电平	3.0			V	@IOH=8mA
VOL	输出低电平			0.3	V	@IOL=8mA

表 5. 数字 IO 驱动力和上下拉特性

名称	对应端口	挡位	单位	测试条件
驱动力	GPIO_Ax、GPIO_Bx	3 / 6 / 9 / 18	mA	数字电源 3.3V，典型
上拉 (强弱两档)	GPIO_Ax	10 / 100	kΩ	数字电源 3.3V，典型
	GPIO_Bx	10	kΩ	数字电源 3.3V，典型
	GPIO_Bx	20	μA	数字电源 3.3V，典型
下拉	GPIO_Ax、GPIO_Bx	100	kΩ	数字电源 3.3V，典型
下拉电流源	GPIO_Ax、GPIO_Bx	1.6 / 3.2 / 4.8	mA	数字电源 3.3V，典型
	GPIO_Cx	2 / 4	mA	数字电源 3.3V，典型

注：

5.2. 电源参数

5.2.1. 数字 3.3V 电源

片上数字 3.3 伏电源主要给片内数字 3.3 伏电路供电，但仍具有一定的片外带载能力，其主要参数如下：

名称	参数	最小	典型	最大	单位	测试条件
数字 3.3V 电源 DVDD33	电压输出范围		3.3		V	VIN > 3.3V
	电流输出能力			250	mA	VIN > 3.7V

注：DVDD33 的片内负载和片外负载的电流消耗之和不得超过电流最大值，否则将造成该电源性能恶化，甚至损坏。

6. 音频模块和特性

6.1. 模拟音频

6.1.1. Audio ADC

片内集成高性能模拟 Audio ADC 模块，支持 15 种采样率：8kHz / 11.025kHz / 12kHz / 16kHz / 22.05kHz / 24kHz / 32kHz / 44.1kHz / 48kHz / 88.2kHz / 96kHz / 176.4kHz / 192kHz / 352.8kHz / 384kHz

模块分成 2 组共 4 路通道：ADC0_L、ADC0_R 和 ADC1_L、ADC1_R。通过软件可以将通道分配到芯片的 IO 引脚上，以输入模拟音频信号：

模块	通道	可分配 IO 引脚或组合
ADC0	ADC0_L	差分组（MIC0_LP + MIC0_LN） / MIC0_LP 单端
	ADC0_R	差分组（MIC0_RP + MIC0_RN） / MIC0_RP 单端
ADC1	ADC1_L	GPIO_B20（AUX0_L） / GPIO_B18（AUX1_L）
	ADC1_R	GPIO_B21（AUX0_R） / GPIO_B19（AUX1_R）

不同的模拟信号输入方式和 IO 选择，在音频性能上略有差异，详见下表：

表 6. Audio ADC（复用在 GPIO 上的 AUX 通道）性能 @ 48kHz

参数	测试条件	最小值	典型值	最大值	单位
位宽		16	24	32	bit
最大输入范围	AVDD=3.3V		1.0		Vrms
采样率		8	48	384	kHz
模拟增益控制范围		-12.8	-0.8	16.6	dB
输入阻抗		3		30	k Ω
动态范围	@Fin=1kHz, 1Vrms, A-Weighted		104		dB
SNR	@Fin=1kHz, 1Vrms, A-Weighted		104		dB
THD+N	@Fin=1kHz, A-Weighted		-87		dB
群延时			368		us

串扰 (L/R)	@Fin=1kHz, 0dBFS		-117		dB
----------	------------------	--	------	--	----

表 7. Audio ADC (MIC 单端输入) 性能 @ 48kHz

参数	测试条件	最小值	典型值	最大值	单位
位宽		16	24	32	bit
最大输入范围	AVDD=3.3V		1.0		Vrms
采样率		8	48	384	kHz
模拟增益控制范围		-34.78	-0.84	28.18	dB
输入阻抗		3		30	k Ω
动态范围	@Fin=1kHz, 1Vrms, A-Weighted		105		dB
SNR	@Fin=1kHz, 1Vrms, A-Weighted		105		dB
THD+N	@Fin=1kHz, A-Weighted		-88		dB
群延时			368		us

表 8. Audio ADC (MIC 差分输入) 性能 @ 48kHz

参数	测试条件	最小值	典型值	最大值	单位
位宽		16	24	32	bit
最大输入范围	AVDD=3.3V		1.0		Vrms
采样率		8	48	384	kHz
模拟增益控制范围		-32.76	-0.15	34.98	dB
输入阻抗		3		30	k Ω
动态范围	@Fin=1kHz, 1Vrms, A-Weighted		106		dB
SNR	@Fin=1kHz, 1Vrms, A-Weighted		106		dB
THD+N	@Fin=1kHz, A-Weighted		-90		dB
群延时			368		us

6.1.2. Audio DAC

片内集成高性能模拟 Audio DAC 模块, 支持 14 种采样率: 8kHz / 11.025kHz / 12kHz / 16kHz / 22.05kHz / 24kHz / 32kHz / 44.1kHz / 48kHz / 88.2kHz / 96kHz / 176.4kHz / 192kHz / 384kHz

模块分成 2 组共 4 路通道: DAC0_L、DAC0_R 和 DAC1_L、DAC1_R。通过软件可以将通道分配到芯片的 IO 引脚上, 以输出模拟音频信号:

模块	通道	可分配 IO 引脚或组合
DAC0	DAC0_L	差分组 (DAC0_LP + DAC0_LN) / DAC0_LP 单端
	DAC0_R	差分组 (DAC0_RP + DAC0_RN) / DAC0_RP 单端
DAC1	DAC1_L	DAC1_LP 单端
	DAC1_R	DAC1_RP 单端

不同的信号输出方式在音频性能上略有差异, 详见下表:

表 9. Audio DAC 单端输出性能 @ 48kHz

参数	测试条件	最小值	典型值	最大值	单位
位宽		16	24	32	bit
采样率		8	48	384	kHz
动态范围	@Fin=1kHz, -60dBFS, A-Weighted		106		dB
SNR	@Fin=1kHz, 0dBFS, A-Weighted		112		dB
THD+N	@Fin=1kHz, A-Weighted		-83		dB
最大输出摆幅	@Fin=1kHz, 0dBFS		1		Vrms
群延时			665		us
相位偏差			0.02		degree
串扰 (L/R)	@Fin=1kHz, 0dBFS		-115.8		dB

表 10. Audio DAC 差分输出性能 @ 48kHz

参数	测试条件	最小值	典型值	最大值	单位
位宽		16	24	32	bit
采样率		8	48	384	kHz
动态范围	@Fin=1kHz, -60dBFS, A-Weighted		106		dB
SNR	@Fin=1kHz, 0dBFS, A-Weighted		120		dB
THD+N	@Fin=1kHz, A-Weighted		-90		dB
最大输出摆幅	@Fin=1kHz, 0dBFS		2		Vrms
群延时			665		us
相位偏差			0.02		degree
串扰 (L/R)	@Fin=1kHz, 0dBFS		-136		dB

说明:

- 1) 音频参数仅基于样品, 并在常温、常压, 开发板 5V 供电条件下测得。

6.2. 数字音频

6.2.1. I2S / TDM

模块特点简述

2 个全双工 I2S 控制器模块, 编号分别为: I2S1、I2S2。支持 8kHz ~ 384kHz 采样率, 最大有效位宽 32 bit, 支持数据线扩展, 可配置为 1 线、2 线或 4 线 IO 模式。在 4 线 IO 模式下可以同时输入输出 8 通道音频流。I2S 模块还支持了 TDM 协议, 可配置为 1 线或 2 线数据 IO 模式, 支持多达 32 通道音频流的输入输出。

模块信号和 IO 对应关系



模块	信号线	可分配 IO 引脚
I2S1	I2S1_BCLK	GPIO_A10 / GPIO_A16 / GPIO_B0 / GPIO_B6
	I2S1_LRCK	GPIO_A11 / GPIO_A17 / GPIO_B1
	I2S1_DO0	GPIO_A12 / GPIO_B8
	I2S1_DO1	GPIO_A13 / GPIO_B9
	I2S1_DO2	GPIO_A14 / GPIO_B10
	I2S1_DO3	GPIO_A15 / GPIO_B11
	I2S1_DI0	GPIO_A12 / GPIO_A13 / GPIO_A14 / GPIO_A16 / GPIO_B8 / GPIO_B9 / GPIO_B10
	I2S1_DI1	GPIO_A13 / GPIO_A15 / GPIO_A17 / GPIO_B9 / GPIO_B11
	I2S1_DI2	GPIO_A14 / GPIO_A18 / GPIO_B10
	I2S1_DI3	GPIO_A15 / GPIO_A19 / GPIO_B11
I2S2	I2S2_BCLK	GPIO_A16 / GPIO_B0
	I2S2_LRCK	GPIO_A17 / GPIO_B1
	I2S2_DO0	GPIO_A18 / GPIO_B2
	I2S2_DO1	GPIO_A19 / GPIO_B3
	I2S2_DO2	GPIO_A20 / GPIO_B4
	I2S2_DO3	GPIO_A21 / GPIO_B5
	I2S2_DI0	GPIO_A18 / GPIO_A19 / GPIO_A20 / GPIO_B2 / GPIO_B3 / GPIO_B4 / GPIO_B6
	I2S2_DI1	GPIO_A19 / GPIO_A21 / GPIO_B3 / GPIO_B5 / GPIO_B7
	I2S2_DI2	GPIO_A20 / GPIO_B4 / GPIO_B8
	I2S2_DI3	GPIO_A21 / GPIO_B5 / GPIO_B9

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

I2S 接口协议下，1 线 IO 用到 DI0 和 DO0，2 线 IO 用到 DI0 ~ DI1 和 DO0 ~ DO1，4 线 IO 用到 DI0 ~ DI3 和 DO0 ~ DO3。

TDM 协议下，1 线 IO 用到 DI0 和 DO0，2 线 IO 用到 DI0 ~ DI1 和 DO0~DO1。

系统互动能力简述

2 组 I2S 均支持 DMA 传输。I2S1 和 I2S2 还支持同步启动功能。

6.2.2. S/PDIF

模块特点简述

2 个 S/PDIF 协议模块，支持接收和发送（双工），支持 HDMI ARC 音频。可适配光纤、同轴和 HDMI ARC 三种物理接口。模块内部有三根信号线，其中 SPDIF_AI 适用于同轴和 HDMI ARC 物理接口，SPDIF_DI 和 SPDIF_DO 适用于光纤物理接口。

模块信号和 IO 对应关系



模块	信号线	可分配 IO 引脚
SPDIF0	SPDIF0_AI	GPIO_B0 / GPIO_B1 / GPIO_B2 / GPIO_B3
	SPDIF0_DI	GPIO_B0 / GPIO_B2
	SPDIF0_DO	GPIO_B0 / GPIO_B2
SPDIF1	SPDIF1_DI	GPIO_B1 / GPIO_B3
	SPDIF1_DO	GPIO_B1 / GPIO_B3

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

系统互动能力简述

2 个 S/PDIF 模块均支持 DMA 传输，支持模块级中断响应。

6.2.3. DSD

模块特点简述

DSD Native 接口，速率范围：DSD64 ~ DSD512。采用 DSD_DCLK（时钟）、DSD_L（左声道）和 DSD_R（右声道）三根信号线向外输出。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
DSD	DSD_DCLK	GPIO_A10 / GPIO_B0 / GPIO_B6
	DSD_L	GPIO_A13 / GPIO_B3 / GPIO_B9
	DSD_R	GPIO_A11 / GPIO_B1 / GPIO_B7

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

系统互动能力简述

DSD 模块通过 DMA 从内存搬运数据。

6.2.4. 数字音频时钟 MCLK

与其它音频外设交互的数字音频时钟分为两组：MCLK0 和 MCLK1，可以配置为输入（IN）或输出（OUT）。用作输入时，该时钟可以为片内 Audio ADC 和 DAC 以及 I2S 模块提供时钟；用作输出时，为其它音频外设提供音频同步时钟。

7. 外设和特性

7.1. 数字外设

7.1.1. USB

模块特点简述

1 个 USB 2.0 全速控制器模块，最高速率为 12Mbps，支持 8 个端点。

1 个 USB 2.0 高速控制器模块，最高速率为 480Mbps，支持 12 个端点。

两个模块均内置 PHY（物理层），且支持 OTG 协议，既能做 Host 也能做 Device 使用。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
USB_HS	DM	USB_HS_DM
	DP	USB_HS_DP
USB_FS	DM	GPIO_A8
	DP	GPIO_A9

全速 USB 信号线与 GPIO 复用，高速 USB 信号线专用。

系统互动能力简述

USB 2.0 高速和全速控制器，均支持端点缓存大小配置，支持多种控制器中断。

7.1.2. SDIO

模块特点简述

1 个 SDIO 主机控制器模块，最高工作频率约为 30M。读写数据位宽支持 1 线或者 4 线模式。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
SDIO	SD_CLK	GPIO_A11 / GPIO_B1
	SD_CMD	GPIO_A12 / GPIO_B2
	SD_DAT0	GPIO_A10 / GPIO_B0
	SD_DAT1	GPIO_A13 / GPIO_B3

	SD_DAT2	GPIO_A14 / GPIO_B4
	SD_DAT3	GPIO_A15 / GPIO_B5

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

系统互动能力简述

SDIO 控制器具有 32 Word 缓存，支持通过 DMA 在缓存与内存间搬移数据，支持多种控制器中断。

7.1.3. UART

模块特点简述

3 个全双工 UART（串口）收发模块，编号分别为：UART0、UART1、UART2。每个串口的最高波特率约为 3Mbps。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
UART0	UART0_TXD	GPIO_A0 / GPIO_A1 / GPIO_A8 / GPIO_A9 / GPIO_A10 / GPIO_A11 / GPIO_A12 / GPIO_A13 / GPIO_A14 / GPIO_A15 / GPIO_A16 / GPIO_A17 / GPIO_A18 / GPIO_A19 / GPIO_A20 / GPIO_A21 / GPIO_A29 / GPIO_A30 / GPIO_A31 / GPIO_B0 / GPIO_B1 / GPIO_B2 / GPIO_B3 / GPIO_B4 / GPIO_B5 / GPIO_B6 / GPIO_B7 / GPIO_B8 / GPIO_B9 / GPIO_B10 / GPIO_B11 / GPIO_B18 / GPIO_B19 / GPIO_B20 / GPIO_B21
	UART0_RXD	GPIO_A0 / GPIO_A8 / GPIO_A10 / GPIO_A20 / GPIO_A30 / GPIO_B8 / GPIO_B18
	UART0_CTS	GPIO_A12 / GPIO_B0 / GPIO_B10
	UART0_RTS	GPIO_A13 / GPIO_B1 / GPIO_B11
UART1	UART1_TXD	GPIO_A15 / GPIO_B3
	UART1_RXD	GPIO_A14 / GPIO_B2
	UART1_CTS	GPIO_A16 / GPIO_B4
	UART1_RTS	GPIO_A17 / GPIO_B5
UART2	UART2_TXD	GPIO_A9 / GPIO_A19 / GPIO_A29 / GPIO_B7 / GPIO_B21
	UART2_RXD	GPIO_A8 / GPIO_A18 / GPIO_B6 / GPIO_B20

同一个 UART 模块的信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

系统互动能力简述

3 个 UART 模块，均具有 16 字节收发缓存，支持 CPU 直接访问或 DMA 访问，支持多种中断。
具备从 Sleep 状态下，接收 1 个有效字节数据后，唤醒内核的能力。

7.1.4. SPI Master

模块特点简述

1 个 SPI Master 控制器模块，最高工作频率约为 30M。读写数据位宽支持标准单线及可选的四线（Quad）模式。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
SPIM1	SPIM1_CLK	GPIO_A11 / GPIO_B1
	SPIM1_CS	GPIO_A13 / GPIO_B3
	SPIM1_IO0	GPIO_A10 / GPIO_B0
	SPIM1_IO1	GPIO_A12 / GPIO_B2
	SPIM1_IO2	GPIO_A14 / GPIO_B4
	SPIM1_IO3	GPIO_A15 / GPIO_B5

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

标准单线模式下，IO0 即为 MOSI，IO1 即为 MISO。

系统互动能力简述

SPI Master 控制器支持 DMA 传输，支持模块级中断响应。

7.1.5. SPI Slave

模块特点简述

2 个 SPI Slave 控制器模块，编号分别为：SPIS0、SPIS1，每个模块最高工作频率约为 30M。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
SPIS0	SPIS0_CLK	GPIO_A11
	SPIS0_CS	GPIO_A13
	SPIS0_MOSI	GPIO_A10
	SPIS0_MISO	GPIO_A12
SPIS1	SPIS1_CLK	GPIO_B1
	SPIS1_CS	GPIO_B3
	SPIS1_MOSI	GPIO_B0
	SPIS1_MISO	GPIO_B2

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

系统互动能力简述

2 个 SPI Slave 控制器均支持 DMA 传输，支持模块级中断响应。

7.1.6. I2C

模块特点简述

2 个 I2C 主从控制器模块，编号分别为：I2C0、I2C1，每个模块最高工作速率约为 400Kbps。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
I2C0	I2C0_SCL	GPIO_A1 / GPIO_A15 / GPIO_A31 / GPIO_B7
	I2C0_SDA	GPIO_A0 / GPIO_A14 / GPIO_A30 / GPIO_B6
I2C1	I2C1_SCL	GPIO_A11 / GPIO_A19 / GPIO_B3 / GPIO_B11 / GPIO_B19
	I2C1_SDA	GPIO_A10 / GPIO_A18 / GPIO_B2 / GPIO_B10 / GPIO_B18

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

系统互动能力简述

从模式下支持 DMA 传输。

7.1.7. CAN

模块特点简述

2 个 CAN 控制器模块，编号分别为：CAN0、CAN1，支持 CAN 协议 2.0A / B，需外接 PHY 器件。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
CAN0	CAN0_RXD	GPIO_A1 / GPIO_A17 / GPIO_B1
	CAN0_TXD	GPIO_A0 / GPIO_A16 / GPIO_B0
CAN1	CAN1_RXD	GPIO_A15 / GPIO_A21 / GPIO_B5
	CAN1_TXD	GPIO_A14 / GPIO_A20 / GPIO_B4

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

系统互动能力简述

TBD

7.1.8. DVP

模块特点简述

1 个 DVP 摄像头控制器模块，PCLK 最高工作频率约为 72M。

模块信号和 IO 对应关系

模块	信号线	可分配 IO 引脚
DVP	DVP_HSYNC	GPIO_A0 / GPIO_A21
	DVP_VSYNC	GPIO_A1 / GPIO_A20
	DVP_PCLK	GPIO_A10
	DVP_WCLK	GPIO_A11
	DVP_DAT[0]	GPIO_A12
	DVP_DAT[1]	GPIO_A13
	DVP_DAT[2]	GPIO_A14
	DVP_DAT[3]	GPIO_A15
	DVP_DAT[4]	GPIO_A16
	DVP_DAT[5]	GPIO_A17
	DVP_DAT[6]	GPIO_A18
	DVP_DAT[7]	GPIO_A19

同一个信号线，可通过软件设置到任何一个可分配的 IO 引脚上。

系统互动能力简述

TBD

7.2. 模拟外设

7.2.1. SAR-ADC

模块特点简述

1 个 12-bit SAR-ADC（逐次逼近型 ADC）模块，最高采样频率 450K。可用于采样片外 IO 和片内通道上的模拟信号。

模块通道和 IO 对应关系

模块	通道	可分配 IO 引脚
----	----	-----------



SAR-ADC	AD0	GPIO_A29 / GPIO_A30 / GPIO_B4 / GPIO_B5 / GPIO_B6 / GPIO_B7 / GPIO_B8 / GPIO_B9 / GPIO_B10 / GPIO_B11 / GPIO_B18 / GPIO_B19 / GPIO_B20
	AD1	GPIO_A31
	AD2	GPIO_A0 / GPIO_A1 / GPIO_A10 / GPIO_A11 / GPIO_A12 / GPIO_A13 / GPIO_A14 / GPIO_A15

同一个通道，可通过软件设置到任何一个可分配的 IO 引脚上。

各 AD 通道不能同时使用，即同一时刻只能有一个通道在工作。

系统互动能力简述

支持与 Timer 定时器联动的触发采样，以及通过 DMA 搬运采样数据。

8. 运行频率和功耗

8.1. 典型模式下的功耗

表 11. 典型模式下的功耗

典型模式	电流	条件
蓝牙 A2DP	TBD	不带载，不开音效
蓝牙 HFP	TBD	不带载，不开音效
蓝牙 Sniff	TBD	间隔 500ms
Sleep	TBD	USB 可唤醒

说明：

1. 功耗参数仅基于样品，并在常温、常压下测得。
2. 测试结果依赖于指定硬件环境和软件代码。

9. 封装尺寸

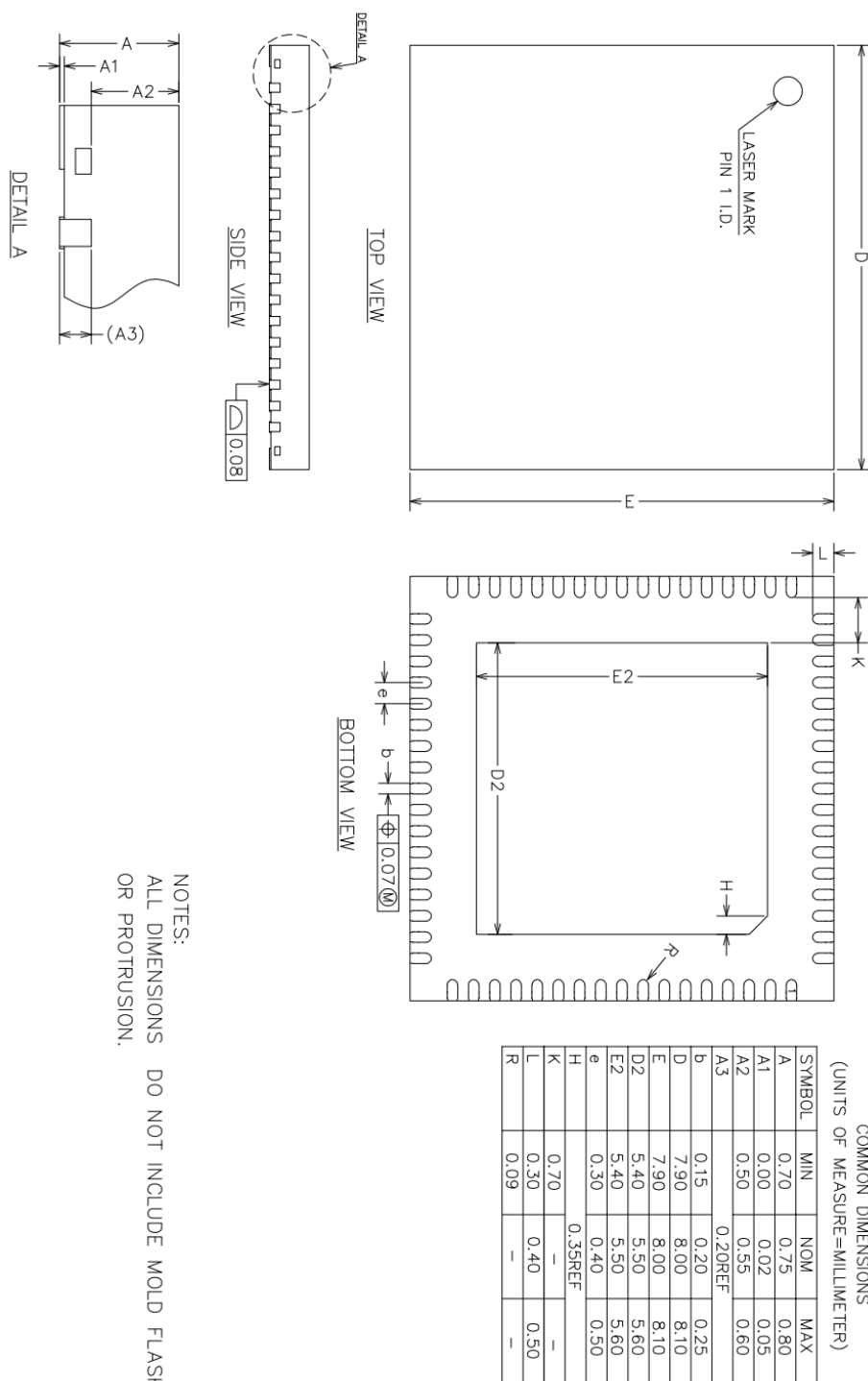


图 3. 封装形式和尺寸

10. 存储和焊接

存储温度范围：-65 到 150 摄氏度。

BP2668Ax 是一种湿敏元件，其湿敏等级为 3 级（Class 3）。

务必在采取适当预防措施的前提下，以正确的方式处理该元件。

有关湿敏元件的处理、烘烤及脱包后存储条件，请参见 IPC/JEDEC S-STD-033A 标准。

本文建议采用以下标准预防措施：

1. **密封袋内保质期：**在温度低于 40°C、相对湿度（RH）低于 90% 的条件下，保质期为 12 个月。
2. **封装本体峰值温度：**250°C。
3. **开封后处理要求：**若元件需经历回流焊或其它高温工艺，则必须满足以下条件之一：
 - a. 在工厂环境条件（ $\leq 30^{\circ}\text{C}$ / 60% RH）下，于开封后 168 小时内完成贴装；
 - b. 若未及时使用，应将其存储在相对湿度低于 10% 的环境中。
4. **需进行烘烤的情况（在贴装前）：**
 - a. 在防潮袋开封后立即于 $23\pm 5^{\circ}\text{C}$ 条件下读取湿度指示卡，若显示湿度超过 10%；
 - b. 未满足上述第 3a 或 3b 项要求。
5. **如需烘烤，**请参照 J-STD-033 标准中关于卷带或翠盘形式元件的低温（40°C）烘烤要求。

BP2668Ax is a moisture sensitive component. The moisture sensitivity classification is **Class 3**.

It's important that the parts are handled under precaution and a proper manner.

The handling, baking and out-of-pack storage conditions of the moisture sensitive components are described in IPC/JEDEC S-STD-033A.

The document recommends utilizing the standard precautions listed below.

1. Calculated shelf life in Sealed Bag: 12 months at $<40^{\circ}\text{C}$ and $<90\%$ relative humidity (RH)
2. Peak Package Body Temperature: 250°C
3. After bag is opened, devices that will be subjected to reflow solder of other high temperature process must be:
 - a. Mounted within 168 hours of factory condition $\leq 30^{\circ}\text{C}$ / 60% RH
 - b. Stored at $<10\%$ RH if not used
4. Devices require baking, before mounting if:
 - a. Humidity indicator card is $>10\%$ when read at $23\pm 5^{\circ}\text{C}$ immediately after moisture barrier bag is opened
 - b. Items 3a or 3b is not met
5. If baking is required, please refer to J-STD-033 standard for low temperature (40°C) baking requirement in Tape/Reel form.

11. 声明

本文件所包含的所有信息和数据均不具任何承诺性质，不应被视为订立合同的要约，亦不得被解释为构成任何责任。本文件的新版本一经发布，即取代并废止先前所有版本。产品的可获得性及交付均以我方相应的订单确认书为准，基于已交付的开发样品所下的订单亦同。

本文件的发布并不表示上海山景集成电路股份有限公司（MVSILICON）对因使用本文件内容而可能引发的任何专利侵权或其他第三方权利承担任何责任。

未经上海山景集成电路股份有限公司事先书面许可，本出版物的任何部分均不得以任何形式或手段（包括电子、机械、手工、光学或其他方式）进行复制、影印、存储于检索系统或翻译。

上海山景集成电路股份有限公司对本文件中可能存在的任何错误不承担任何责任。

All information and data contained in this document are without any commitment, are not to be considered as an offer for conclusion of a contract, nor shall they be construed as to create any liability. Any new issue of this document invalidates previous issues. Product availability and delivery are exclusively subject to our respective order confirmation form, the same applies to orders based on delivered development samples delivered.

By this publication, Shanghai Mountain View Silicon Co., Ltd. (MVSILICON) does not assume responsibility for patent infringements or other rights of third parties that may result from its use.

No part of this publication may be reproduced, photocopied, stored in a retrieval system, or translated in any form or by any means, electronic, mechanical, manual, optical, or otherwise, without the prior written permission of Shanghai Mountain View Silicon Co., Ltd.

Shanghai Mountain View Silicon Co., Ltd. assumes no responsibility for any errors contained herein.

12. 技术支持

上海山景集成电路股份有限公司
Shanghai Mountain View Silicon Co Ltd

网站支持: <http://www.mvsilicon.com>
电子邮件: support@mvsilicon.com

上海总部:

上海浦东新区张江路 1238 弄恒越国际大厦 3 号楼 4C
邮编: 201203
电话: 86-21-68549851 / 68549853
传真: 86-21-58992765

深圳销售和 FAE:

深圳市福田区商报路 2 号深圳商报印务楼东区 6 层
邮编: 518034
电话: 86-755-83522952 / 83522956
传真: 86-755-83522957